

Latvijas Universitāte
Datorikas fakultāte

Ātrāks summators. Reģistru fails

Kurss "ievads digitālajā projektēšanā"
Lekcija 21.10.2011

Autors: Rinalds Ruskuls

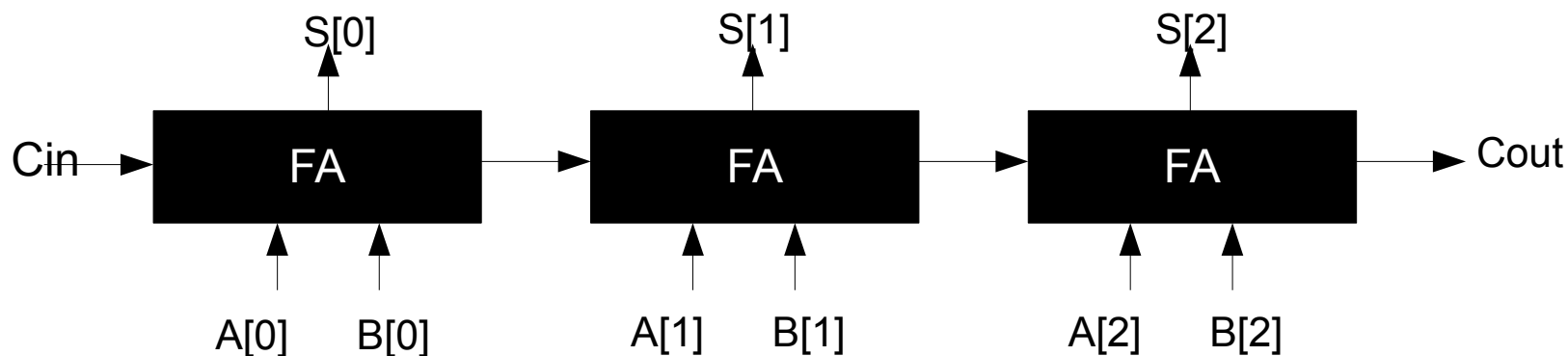
Summatori

- Iepriekšējās lekcijās apskatījām viena bita saskaitītāju (***Full Adder***)
- Apvienojām šādus blokus un ieguvām vairāku bitu saskaitītāju (***Ripple carry***)
- Kādi pastāv trūkumi šādam risinājumam?

Ripple carry

- Šādu risināju ir iespējams salīdzināt ar saskaitīšanu uz papīra
- Var rēķināt tālāk, ja ir izrēķināts iepriekšējais skaitlis

$$\begin{array}{r} 1 \quad 1 \quad 0 \\ 1 \quad 1 \quad 1 \\ + 1 \quad 0 \quad 1 \\ \hline 1 \quad 1 \quad 0 \quad 0 \end{array}$$



Ātrāki summatori

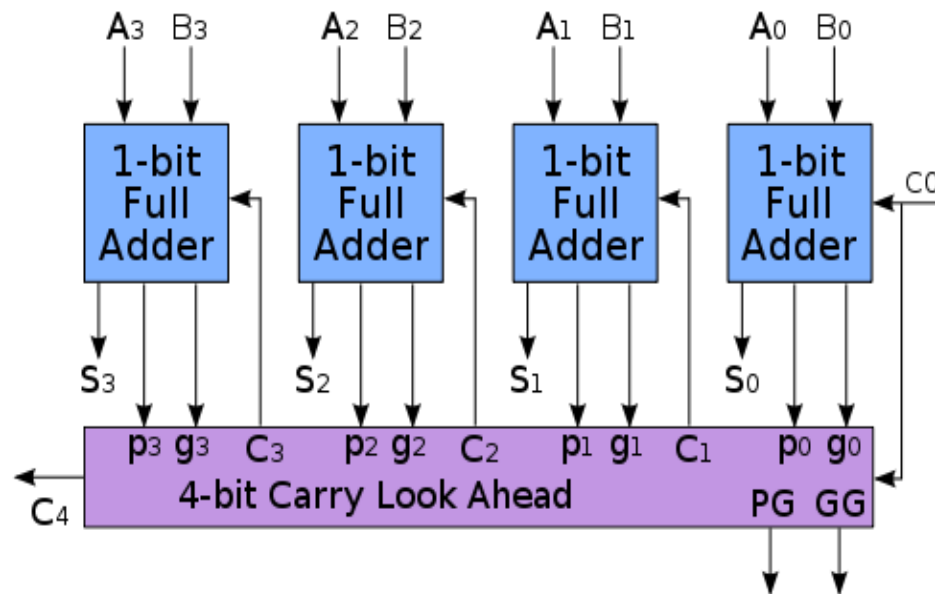
- Vienā no mājas darbiem Jums bija jāizpēta ātrāki summatori!
- Kādi ir implementēšanas varianti šādiem summatoriem?

Carry-lookahead adder

- Palielina skaitīšanas ātrumu samazinot pārneses bitu izplatīšanās laiku
- Tiek modificēts FA summators, kuram ir papildus divi izejas signāli
- G_i – ģenerēšanas bits ir '1' pie nosacījuma, ja abi saskaitāmie biti ir vieninieki – $G_i = A_i * B_i$
- P_i – izplatīšanās bits ir '1' pie nosacījuma, ja $P_i = A_i \text{ xor } B_i$
- I-tais pārneses bits var tikt izteikts $C_{i+1} = G_i + P_i C_i$

Carry-lookahead adder

- Izmantojot 4 gab. 4 bitu summatorus, var uzbūvēt 16 bitu summatoru
- Izmantojot 4 gab. 16 bitu summatoru var uzbūvēt 64 bitu summatoru



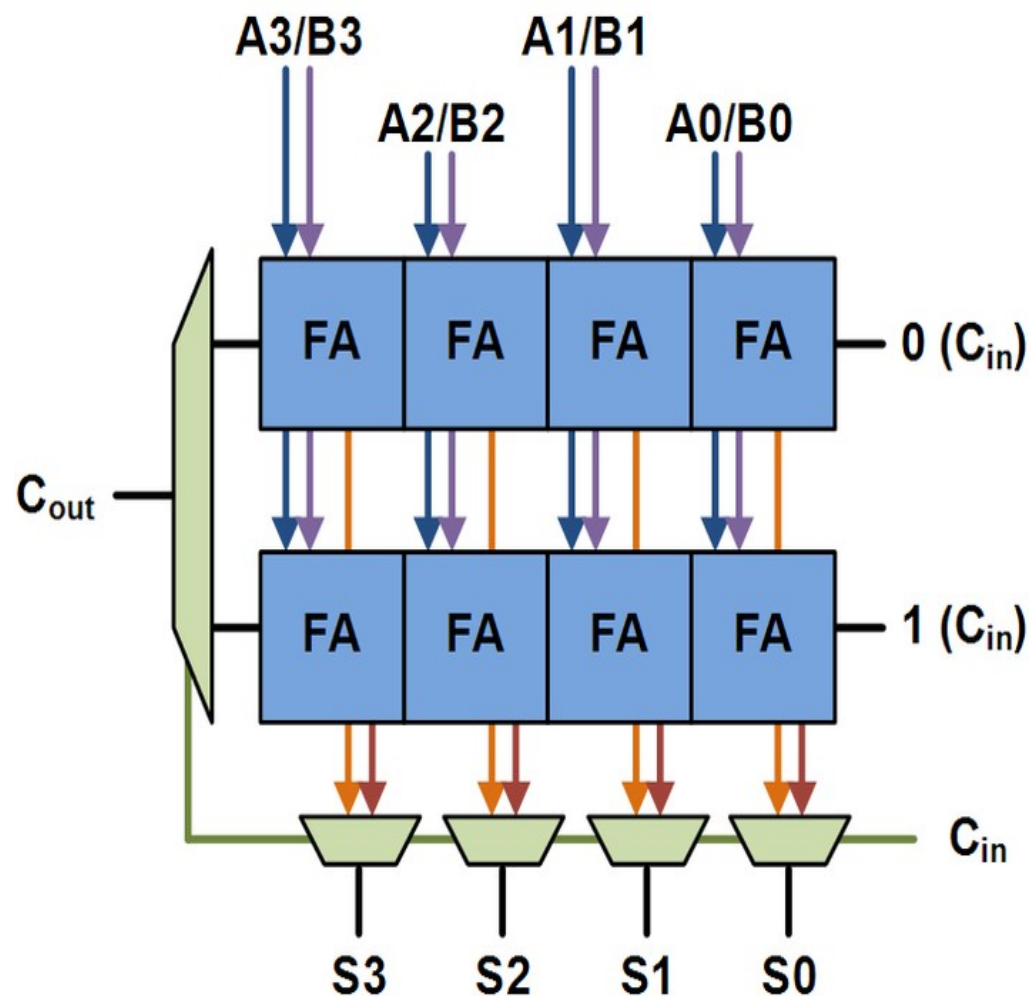
- 16 bitu ripple carry summators nostrādās pēc 31 aiztures
- 16 bitu carry-lookahead nostrādās pēc 8 aizturēm

Carry select adder - 1

- Sastāv no diviem ***ripple carry*** summatoriem un multipleksora
- Vienlaicīgi tiek izrēķināti divi gadījumi, kad ieejas pārnese ir 0 un 1
- Pienākot pārnesei, multipleksors izvēlas vienu no iepriekš sagatavotajiem rezultātiem

Carry select adder - 2

- 4 bitu summators
- Rezultātu nosaka
 - FA skaitītāju aizture
 - Multiplexoru aizture



Vēl citi ātri summatori

TABLE I

COMPARISON OF THE DIFFERENT ADDER ARCHITECTURES.

Adder Topology	Processing time	Circuit area
Ripple-Carry (RC)	$3w$	$9w$
Carry-Lookahead (CLA)	$4 \log_2 \hat{w} + 1$	$11\hat{w} - 3$
Redundant Arithmetic (RA)	$2 \log_2 \hat{w} + 3$	$3\hat{w} \log_2 \hat{w} + 3\hat{w} + 3$
Sklansky (SA)	$2 \log_2 \hat{w} + 5$	$\frac{3}{2}\hat{w} \log_2 \hat{w} + 4\hat{w} + 5$
Sklansky Increm. [†] (SI)	4	$\frac{3}{2}\hat{w} \log_2 \hat{w} + 8\hat{w}$

[†] For this case, it is assumed that the processing of the operands is not included in the critical path. This can be most useful in the last operation of an addition/increment.

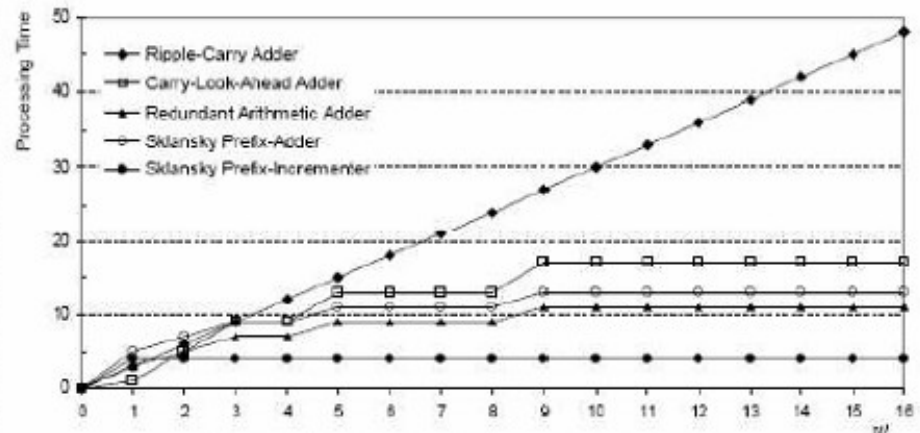


Fig. 9. Comparison of the processing time.

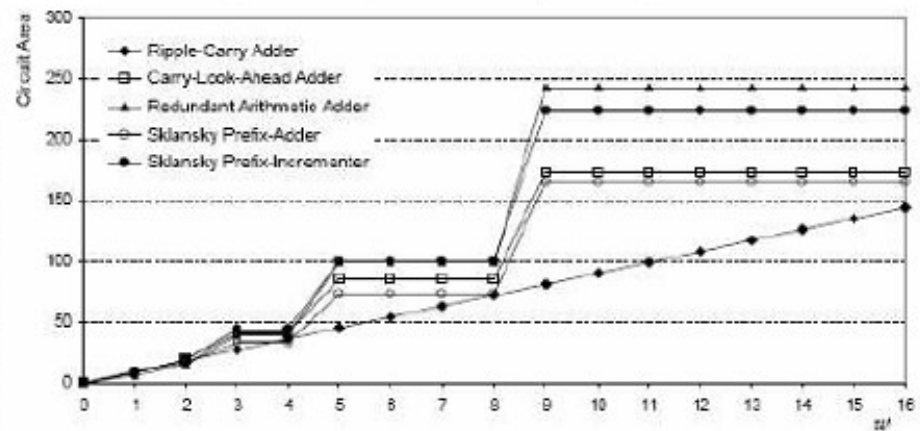


Fig. 10. Comparison of the circuit area.

Secinājumi

- Jūsu pārdomas par apskatītajiem risinājumiem?



Secinājumi

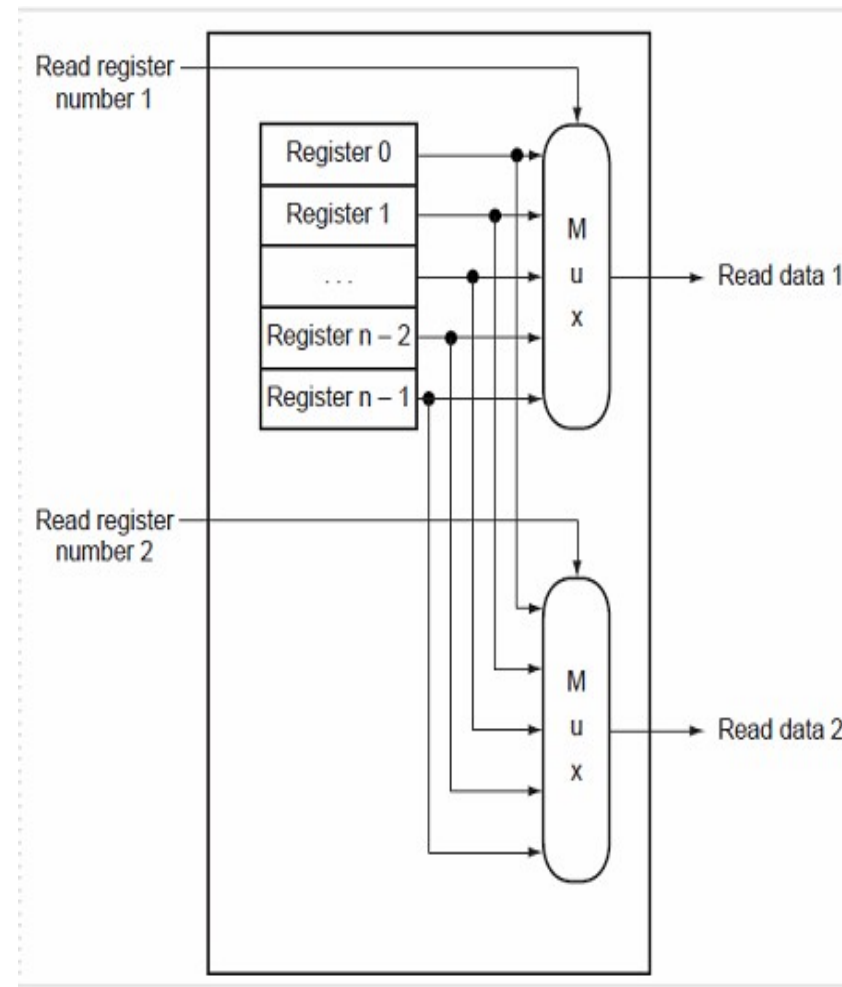
- Jāsaprot, kādā kvalitātē ir nepieciešams veikt uzdevumu (vai uzdevuma veikšanai nepieteik ar standarta metodēm)
- Jāizvēlas starp ātrumu un shēmas sarežģītību

Reģistru fails

- Reģistru kopa
- Var tikt lasīta vai rakstīta, norādot konkrēta reģistra numuru
- Implementācija:
 - Dekoderis katram lasīšanas un rakstīšanas portam
 - No D trigeriem būs reģistru masīvs

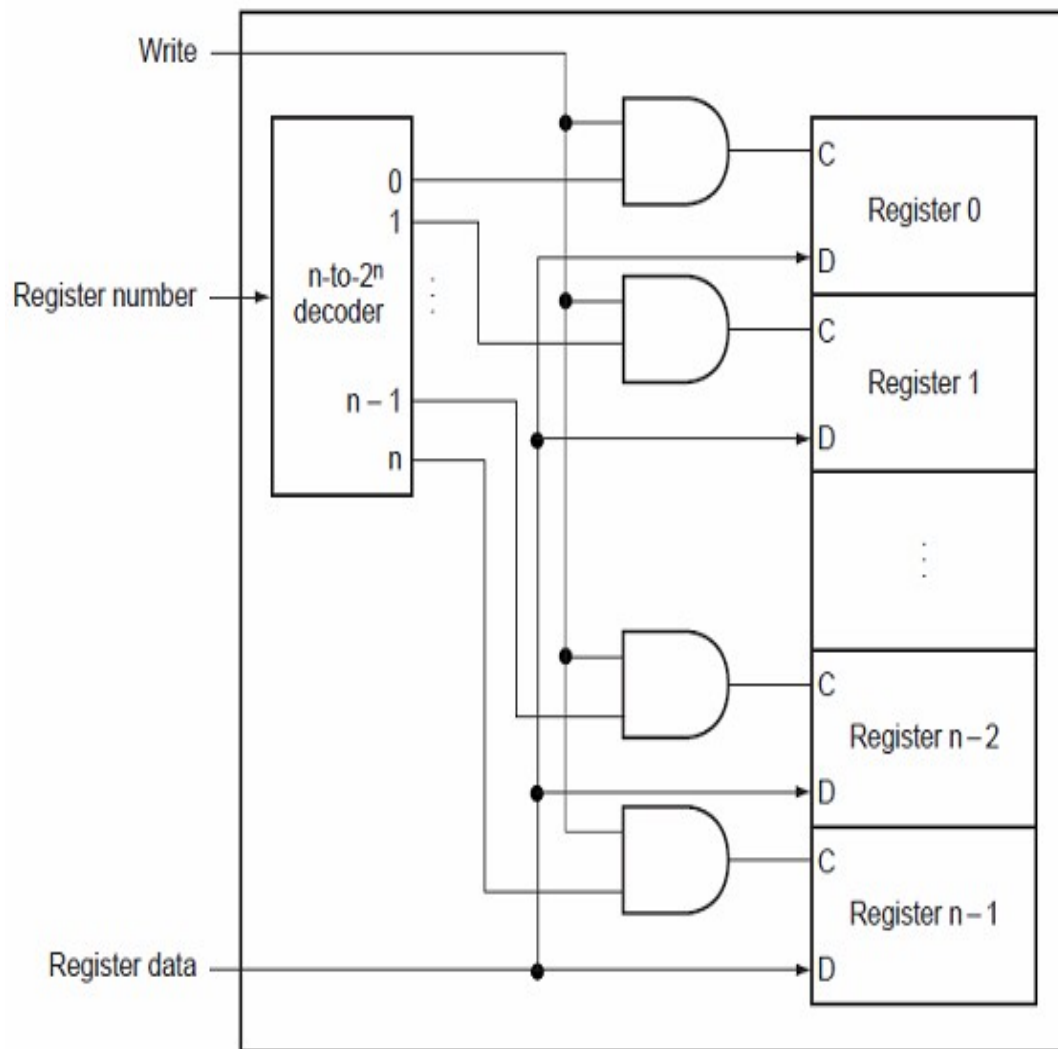
Reģistru faila lasīšana

- Var tikt veikta jebkurā laika posmā
- Nepieciešams reģistra kārtas numurs
- Reģistra izvēlei izmantojam multipleksoru, kuram ir:
 - Atbilstošs ieeju skaits
 - Atbilstošs datu kopnes platums



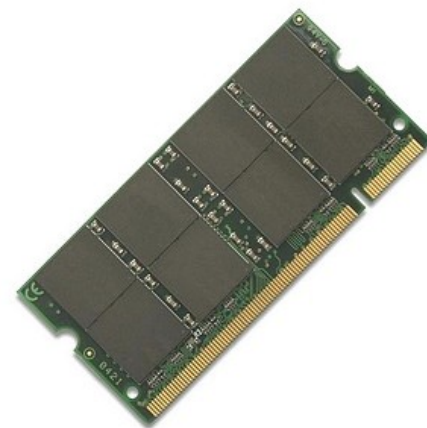
Reģistru faila rakstīšana

- Nepieciešami trīs ieejas signāli
 - Reģistra kārtas numurs
 - Dati
 - Rakstīšanas impulss (clk)



Reģistri, Atmiņas utt.

- Sīkāk par atmiņas uzbūvi, organizāciju, veidiem, ātrdarbību būs kādā no nākošajām lekcijām



Vidussemeestra kontroldarbs

- Notiks 04.11.2011
- Kontroldarba ilgums – divas lekcijas
- Kontroldarba iespējamās daļas:
 - Praktiskais darbs – būs obligāti
 - Teorētiskie uzdevumi – nav izlemts
- Ja būs teorijas uzdevumi, tad palīgmateriālu izmantošana būs aizliegta

Praktiskie darbi

- Strādājam pie kursa projekta
- Drīkst strādāt arī pie tiem mājasdarbiem, kuri vēl nav iesniegti

***Paldies par uzmanību!
Jautājumi?***